



數位系統設計課程內容及設備簡介

➤ 教學目標：

本課程主要目的在於訓練學生能利用過去曾學習之數位邏輯設計與微處理機之觀念利用硬體描述語言(VHDL)之技術進行數位電路系統設計，本課程將採用專案方式教學，理論與實務並重，由授課教師示範後，再由學生親自動手實作。若本課程修習成果良好，對於進入數位IC設計之相關行業有正面幫助。

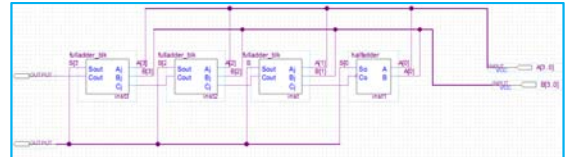
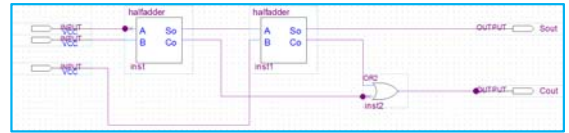
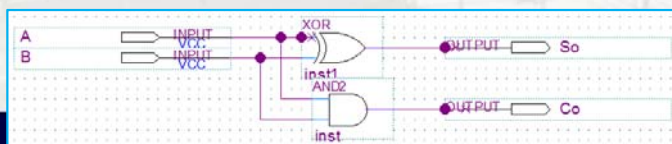
➤ 硬體設備：友晶科技DE2i-150開發版 (Altera Cyclone IV+Intel Atom CPU)+觸控子卡

➤ 軟體開發工具：Altera Quartus II+Altera Model Sim

➤ 主要授課內容：

- ✓ 算術邏輯電路設計
- ✓ VHDL硬體描述語言
- ✓ 除頻器設計
- ✓ 數位/類比轉換器設計
- ✓ LED跑馬燈設計、七段顯示器設計、按鈕開關設計
- ✓ 數位/類比轉換器設計
- ✓ 字元LCD控制器
- ✓ VGA輸出控制
- ✓ LED矩陣電路
- ✓ 有限狀態機
- ✓ 整合式專題

➤ 教學案例：圖形化設計法



硬體描述語言設計法

```

1 LIBRARY ieee;
2 USE ieee.std_logic_1164.all;
3
4 ENTITY fulladder IS
5 PORT(SA, SB, SCin: in bit;
6       Scout, SUM : out bit);
7 END fulladder;
8
9 ARCHITECTURE a OF fulladder IS
10 BEGIN
11 SUM <= SA xor SB xor SCin;
12 Scout <= (SA and SB) or (SB and SCin) or (SCin and SA);
13 END a;
14

```

```

1 LIBRARY ieee;
2 use ieee.std_logic_1164.all;
3 use ieee.std_logic_unsigned.all;
4
5 ENTITY fourbitadd_vhd IS
6 PORT
7 (
8   A: in std_logic_vector(3 downto 0);
9   B: in std_logic_vector(3 downto 0);
10  S: out std_logic_vector(3 downto 0);
11  Cin: in std_logic;
12  Cout: out std_logic
13 );
14 END fourbitadd_vhd;
15
16 ARCHITECTURE bdy OF fourbitadd_vhd IS
17 SIGNAL carry : std_logic_vector(2 downto 0);
18 COMPONENT fulladder
19 PORT
20 (
21   SA, SB, SCin: in std_logic;
22   Scout, SUM : out std_logic
23 );
24 END COMPONENT;
25 BEGIN
26   FA1: fulladder port map(A(0), B(0), Cin, carry(0), s(0));
27   FA2: fulladder port map(A(1), B(1), carry(0), carry(1), s(1));
28   FA3: fulladder port map(A(2), B(2), carry(1), carry(2), s(2));
29   FA4: fulladder port map(A(3), B(3), carry(2), Cout, s(3));
30 END bdy;
31

```

模擬與燒錄





亞洲大學|資電學院

Asia University| College of Information and Electrical Engineering

光電與通訊學系

Department of Photonics and Communication Engineering



微處理機

項次	實驗名稱	實驗目的
1	Aduino整合開發環境	讓學生熟悉軟體環境
2	跑馬燈設計	學習IO之使用和LED控制
3	七段顯示器	學習七段顯示器
4	類比轉數位器	學習類比轉數位器原理
5	燈光明亮度控制	學習PWM輸出
6	資料傳輸到電腦	學習串列傳輸
7	使用兩個外部中斷控制七段顯示器的顯示	學習中斷使用



數位邏輯實驗課程內容及設備簡介

➤ 教學目標：

本實驗課主要涵蓋數位邏輯的兩大重點

1. 組合邏輯 (combinational logic) 電路設計
 2. 序向邏輯 (sequential logic) 電路設計
- 上述兩大重點除需要理解理論課程的內容外，尚均需以實作方式呈現，

➤ 硬體設備：麵包板、TTL或CMOS積體電路

➤ 軟體開發工具：Altera Quartus II+Altera Model Sim

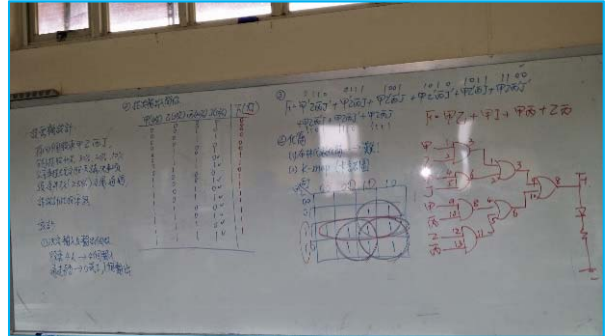
➤ 主要授課內容：

- ✓ 基本邏輯閘、布林函數實現
- ✓ 簡化的布林函數實現
- ✓ 簡易組合邏輯電路
- ✓ 十進位碼轉格雷碼
- ✓ 組合電路設計
- ✓ 多工器實做
- ✓ 組合邏輯電路(投票機)
- ✓ 加法器實做
- ✓ 七段顯示器與BCD解碼器實做
- ✓ JK正反器與T型正反器
- ✓ 序向邏輯電路實現
- ✓ 同步計數器

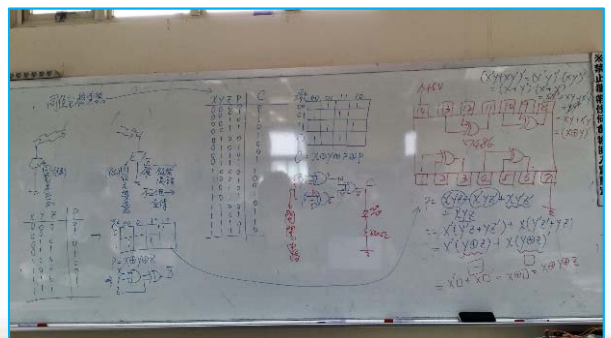
➤ 教學案例：

簡易組合邏輯電路實驗

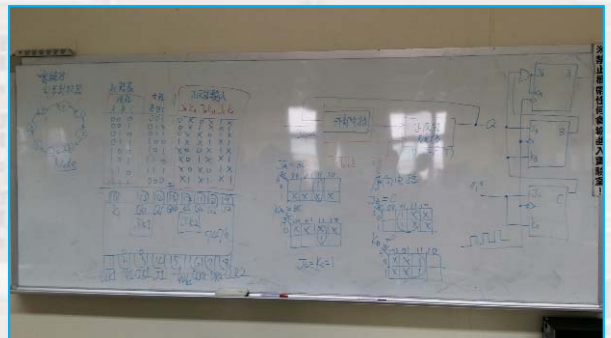
組合邏輯電路(投票機)



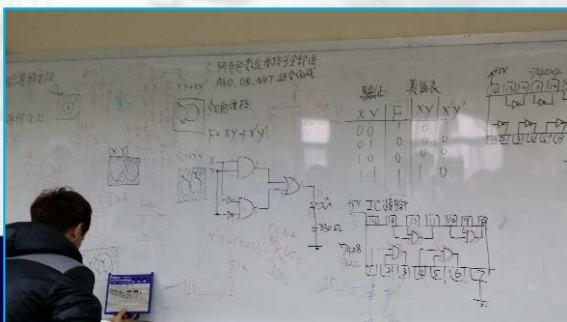
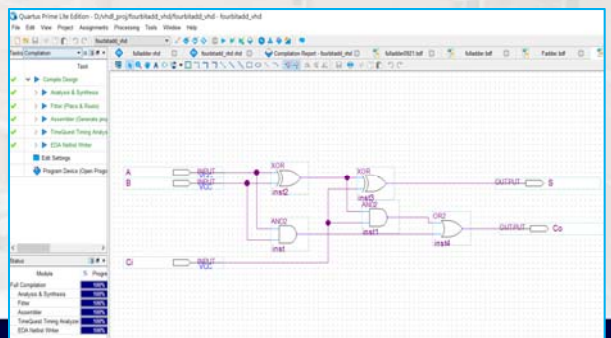
同位元檢查器



同步計數器



電腦輔助設計





亞洲大學|資電學院

Asia University | College of Information and Electrical Engineering

光電與通訊學系

Department of Photonics and Communication Engineering



電子學實驗

第一部份 電子實習之準備工作

第二部份 二極體電路

- 實習一 pn 接面二極體之特性分析
- 實習二 二極體整流電路
- 實習三 二極體倍壓電路
- 實習四 二極體截波電路
- 實習五 管熱二極體之特性分析
- 實習六 電壓調節電路

第三部份 雙載子接面電晶體電路

- 實習七 雙載子接面電晶體之特性分析
- 實習八 雙載子接面電晶體偏壓電路
- 實習九 雙載子接面電晶體交流小訊號放大電路(一)
- 實習十 雙載子接面電晶體交流小訊號放大電路(二)
- 實習十一 雙載子接面電晶體交流小訊號放大電路(三)
- 實習十二 雙載子接面電晶體交流小訊號放大電路(四)

直流電源供給器

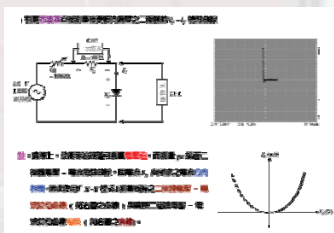
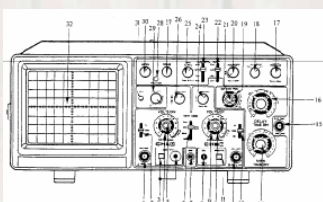
- 直流電源供給器(DC Power Supply)可提供電子電路所需之**直流電源**。即提供電子電路所需之**電壓**。
- 目前市面上之直流電源供給器，可分為**調比與射極式**兩種，而這兩種直流電源供給器，皆以提供**高壓 0~30V (3-5A)** 可調式直流電壓為主。

函數波形產生器

- 函數波形產生器 (Function Generator) 可提供電子電路所需之**交流訊號**，以作為電子電路交流輸入訊號之**源**。目前市面上之函數波形產生器，只要適當的運轉與調整相關旋(旋)鈕，皆可提供不同輸出**頻率與電壓(振幅)**之**正弦波、方波與三角波**等；種交流訊號。

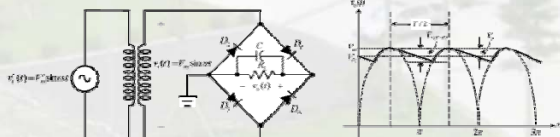
示波器

- **示波器 (Oscilloscope)** 可用來測量**電壓訊號**之**波形 (Wave)**、**振幅 (Amplitude)**、**相位 (Phase)**、**頻率 (Frequency)**、**週期 (Period)** 與**傳輸之轉移函數 (Transfer Function)** 等電路特性，以分析電子電路中每一節點之工作狀態。
- 一般電子實習室均備有**數位示波器 (可同時測量電壓與電流)** 的設備圖，如下圖所示。
- 使用者只要打開電源，依照下圖之步驟**於控制檯、旋鈕與開關**顯示裝置，便可使用示波器於電子實習上，以測量各種**交流、直流電壓**之電路特性。



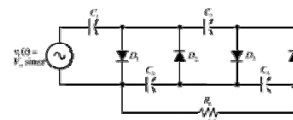
含電容濾波之全波橋式整流器

- 若在全波橋式整流電路上**加上單一電容**後，構成一個簡單的**濾波器**，則可將電阻性電容**充放電之時間常數 $R_C C$** 來延緩電壓之下降 ($R_C C$ 之乘積必須**遠大於**輸入訊號之週期 T)，才能得到較**平滑之輸出直流訊號**，而其輸入與輸出波形之關係，如下圖所示。

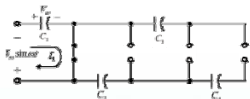


四倍之倍壓電路

- 欲獲得 n 倍 (n 為整數) 輸入訊號峰值之**倍壓電路**，只需用 n 個**二極體**與 n 個**電容**作適當之連接即可。圖中**四倍電路**，如左圖所示；**四倍電路**，如右圖所示。

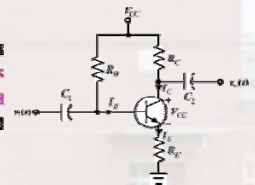


- 當 $v_i(t) > 0$ ， $D1 \rightarrow$ 導通， $D2, D3, D4 \rightarrow$ 截止 (因 $D1$ 導通， $D3$ 便無法導通)。此時 $C1$ 將對 $C1$ 充電，經過一段時間後，會使 $C1$ 兩端之電壓為 v_m ，如右圖所示。



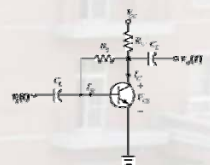
具射極電阻之固定偏壓電路

- 前述所討論之**固定偏壓電路**，集極電流 I_C 會隨 β 值而**直接改變**，致使 Q 點產生**漂移**之缺點，造成**極不穩定**問題。若於電阻性之射極與地間增加射極電阻 R_E ，使 I_C 接受 β 值變化之影響減少，以改善此問題，如右圖所示。
- 由於**射極電阻 R_E** 之存在，當 β 值因溫度或其他因素而變化時，會導致 I_C 與 I_E 同時隨之改變，其時亦會使 R_E 壓降改變，以**補償 I_C 與 V_{CE} 之變化**，此種補償稱為**負回授 (Negative feedback)**，雖然對**負回授**應用於**直流偏壓電路**造成**電壓之降低**，但可獲得更**穩定之工作點**。



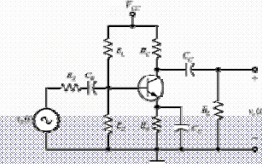
集極回授偏壓電路

- 將**集極電阻**連接至**集極**，以提供**集極電阻**之**負回授**，而不連接至 V_{CC} ，以**增加電路之穩定性**，使工作點受 β 值變化之影響更小，稱為**集極回授偏壓電路**，如右圖所示。
- 當電阻條件於**前向特性**條件，集極回授偏壓電路可提供**較穩定工作點**之優點敘述於後：
 1. 若 β 值受外在環境影響而增加時， I_C 亦會隨之增加，將導致 R_C 壓降增加，由輸入回路可知，當 R_C 壓降增加時， V_{BE} 會隨之減少，使 I_C 亦會隨之降低。若運算電阻能取對得當的話，則這些減少之量會因 β 值增加，而造成 I_C 增加幾乎可完全抵銷。



無射極電阻之電晶體放大電路

- 在進行電阻電路之**交流小訊號分析**時，所有**耦合電容 (C_C, C_E)** 與**旁路電容 (C_B)** 皆可以**短路**取代，故對下圖進行**小訊號分析**時，可視為**射極與地**之**共射極放大電路** (右圖之射極電阻被旁路電容 C_E 短路而不在)。





亞洲大學|資電學院

Asia University| College of Information and Electrical Engineering

光電與通訊學系

Department of Photonics and Communication Engineering



嵌入式系統

項次	實驗名稱	實驗目的
1	KEIL ARM整合開發環境	讓學生熟悉軟體環境
2	GPIO特性-跑馬燈設計	學習IO之使用和LED控制
3	掃描鍵盤	學習掃描鍵盤
4	LCD動畫顯示	學習LCD
5	電子音樂撥放	PWM輸出應用
6	定時器與看門狗	學習一般定時器與看門狗定時器設定
7	ADC練習	學習ADC使用
8	USB鍵盤傳輸	學習鍵盤USB傳輸規範
9	藍芽無線傳輸	學習藍芽傳輸規範